

(19) RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

(11) N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 691 836

(21) N° d'enregistrement national :

92 06518

(51) Int Cl⁸ : H 01 L 21/60, 21/58, 23/49

(12)

DEMANDE DE BREVET D'INVENTION

A1

(22) Date de dépôt : 27.05.92.

(30) Priorité :

(43) Date de la mise à disposition du public de la
demande : 03.12.93 Bulletin 93/48.

(56) Liste des documents cités dans le rapport de
recherche préliminaire : *Se reporter à la fin du
présent fascicule.*

(60) Références à d'autres documents nationaux
apparentés :

(71) Demandeur(s) : ELA-MEDICAL (Société Anonyme) —
FR.

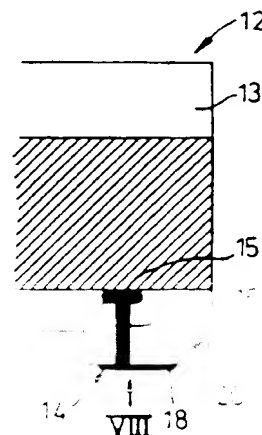
(72) Inventeur(s) : Van Champenhout Yves, Gilet
Dominique et Val Christian.

(73) Titulaire(s) :

(74) Mandataire : Cabinet Pierre Loyer.

(54) Procédé de fabrication d'un dispositif à semi-conducteurs comportant au moins une puce et dispositif cor-
respondant.

(57) Le dispositif à semi-conducteurs comporte au moins
une puce disposée sur un support. La puce 12 est revêtue
d'un matériau électriquement isolant et thermostable 13; ce
matériau électriquement isolant et thermostable 13 est tra-
versé par des fils de connexion électrique 16 reliant des
emplacements 15 de la puce à des plots métallisés 14 et
des fils 16 sont sensiblement perpendiculaires à la fois
auxdits emplacements 15 et auxdits plots métallisés 14.



FR 2 691 836 - A1



PROCEDE DE FABRICATION D'UN DISPOSITIF A SEMI-CONDUCTEURS
COMPORTANT AU MOINS UNE PUCE, ET DISPOSITIF CORRESPONDANT

5 L'invention est relative à un procédé de fabrication d'un dispositif à semi-conducteurs comportant au moins une puce, et au dispositif correspondant.

10 Les procédés connus de fabrication de dispositifs à semi-conducteurs peuvent être classés en trois catégories :

a) des procédés individuels couramment appelés "die bonding" de liaison électrique séquentielle par soudures de fils métalliques d'or ou d'aluminium entre une puce ("chip") et des broches électriques de connexion.

15 Après réalisation des liaisons électriques par fils ("lead") métalliques, la puce disposée sur un support est encapsulée dans une matière plastique, ou ce support est complété pour obtenir une herméticité.

20 Les dispositifs obtenus par ces procédés industriellement fiables présentent toutefois l'inconvénient d'occuper une surface importante et un volume plus de dix fois supérieur à celui de la puce que le dispositif comporte ;

25 b) des procédés de fabrication en série par technique de report sur bande ("TAB" ou "tape automated bonding"), tels que décrits de façon extensive dans l'article "TAB Implementation and Trends", par Paul HOFFMANN - Mesa Technology, Mountain View, CA - pages 85 à 88 du périodique "Solid State Technology" de Juin 1988.

30 La teneur de cet article est considérée comme incorporée dans la présente description.

Ces procédés dont la productivité est supérieure à celle des procédés individuels permettent avantageusement de tester les puces avant l'assemblage final, mais

une liaison importante :

c) des procédés de liaison électrique entre une puce et des broches de connexion, par fusion de microbilles

chip" présentent l'inconvénient de nécessiter un traitement spécial des plaquettes de silicium, sont difficiles à mettre en oeuvre de façon fiable lorsque le support de connexion et la puce présentent des coefficients de dilatation thermique différents. Le contrôle des soudures correspondantes est complexe et difficile à effectuer.

De plus, les équipements de fabrication correspondants sont spécifiques et peu répandus ; le coût de ce type d'équipement entraîne un coût élevé des dispositifs à semi-conducteurs fabriqués par ce procédé.

L'invention a pour but de créer un nouveau procédé de fabrication apte à être mis en oeuvre au moyen des équipements de fabrication existants, de manière à fabriquer des dispositifs de taille minimale, facilement testables et contrôlables visuellement, aptes à être insérés dans des dispositifs électroniques où la réduction de taille est primordiale comme, par exemple, les stimulateurs cardiaques.

L'invention a pour objet un procédé de fabrication de dispositif à semi-conducteurs comportant les étapes suivantes :

- . disposer au moins une puce sur un substrat en réservant sur une face accessible sensiblement plane de la puce des emplacements de connexion électrique ;
- . effectuer un raccordement par soudage de fils métalliques sur des emplacements de la puce selon une direction sensiblement perpendiculaire à ladite face sensiblement plane de la puce ;
- . effectuer sur ladite face un revêtement de matériau électriquement isolant et thermostable selon une épaisseur correspondant à l'isolation électrique de la puce;

effectuer une métallisation de surface sur ledit
métalliques.

Selon d'autres caractéristiques de l'invention :

le revêtement de surface est constitué d'un matériau

métallisation, on trace un sillon en forme de V sur le matériau électriquement isolant et thermostable à l'emplacement des chemins de découpe des puces ;

- on effectue le revêtement de matériau électriquement isolant et thermostable de manière à définir des pattes à l'endroit des fils métalliques.

L'invention a également pour objet un dispositif à semi-conducteurs, comportant au moins une puce disposée sur un support, caractérisé en ce que la puce est revêtue d'un matériau électriquement isolant et thermostable, en ce que le matériau électriquement isolant et thermostable est traversé par des fils de connexion électrique reliant des emplacements de la puce à des plots métallisés et en ce que des fils sont sensiblement perpendiculaires à la fois auxdits emplacements et auxdits plots métallisés.

Selon d'autres caractéristiques de l'invention :

- les plots métallisés sont situés à des endroits correspondants à des pattes en saillie sur la face du dispositif ;
- les plots métallisés comportent un pan incliné facilitant l'inspection visuelle ;
- la puce forme le support du dispositif ;
- le support du dispositif est un circuit multicouches comportant des métallisations ;
- le support multicouches est relié à au moins une puce, et le support est revêtu au moins du côté de la puce par une épaisseur de matériau électriquement isolant et thermostable correspondant à l'isolation électrique du support, ledit matériau électriquement isolant et thermostable étant traversé par au moins un fil métallique de connexion ;
- le dispositif comporte au moins une résistance déposée à une interface entre deux couches adjacentes.

limitatif au regard des dessins annexés.

la figure 1 représente schématiquement une vue de dessus d'une plaquette ou substrat de silicium selon

. la figure 2 représente schématiquement une vue latérale dans le sens de la flèche II de la figure 1 d'une plaquette selon l'invention.

5 . la figure 3 représente schématiquement une vue partielle agrandie de dessus selon le repère III de la figure 1.

. la figure 4 représente schématiquement une vue partielle en coupe transversale selon la ligne IV-IV de la figure .

10 . les figures 5 et 6 représentent schématiquement des vues partielles agrandies respectivement selon les repères V et VI de la figure 4.

15 . les figures 7, 8 et 9 représentent schématiquement des vues analogues respectivement aux figures 4, 5 et 6 d'un autre mode de réalisation de l'invention.

. la figure 10 représente schématiquement une vue en coupe transversale analogue aux figures 4 et 7 d'un troisième mode de réalisation de l'invention.

20 . les figures 11 et 12 représentent schématiquement une vue en perspective et une section partielle en coupe transversale d'un quatrième mode de réalisation de l'invention.

25 . les figures 13A et 13B représentent schématiquement en coupe transversale deux autres variantes de réalisation de l'invention.

30 En référence aux figures 1 et 2, on a réalisé sur un substrat 1 par exemple en silicium monocristallin un ensemble de puces 2 ("chips") au moyen de techniques connues de photolithographie et de déposition de couches successives.

35 Sur le substrat 1, on a déposé sur au moins une entre le substrat et des plots métallisés 4 à la surface dudit matériau thermostable.

des matériaux thermostables utilisables à cet effet par exemple des polymères.

polyphénylquinoxalines, des polysiloxanes, des résines époxy ou analogue. Ces matériaux sont de préférence déposés par enrobage ou un procédé équivalent ; leur épaisseur est ensuite réglée par polissage ou meulage à une valeur
5 comprise entre 0,05 mm et plusieurs mm.

De préférence, lorsque le substrat 1 est d'épaisseur faible, on déposera le matériau thermostable 3 sur les deux faces du substrat selon des épaisseurs suffisantes (de l'ordre de 0,5 mm par exemple) pour éviter
10 le voilage du substrat et conserver une bonne planéité, un bon parallélisme et un bon état de surface des faces extérieures.

En référence aux figures 3 à 6, le procédé selon l'invention comporte les étapes suivantes :

15 . réaliser sur un substrat 1 un ensemble de puces 2 par des opérations de traitement connues, de manière à constituer des emplacements de connexion 5 (par exemple de forme carrée) sur une face accessible des puces 2 du substrat 1 ;

20 . effectuer un contrôle électrique séquentiel ("test") des puces 2 réalisées ;

. effectuer un contrôle visuel au moyen d'appareils connus des puces 2 réalisées ;

25 . effectuer un raccordement sur la puce 2 à l'emplacement de carrés de connexion 5 par fusion ultrasonique d'extrémités de fils métalliques 6 et soudage par écrasement de la goutte 7 d'extrémité sur un carré 5 métallisé correspondant.

30 Cette étape est similaire au câblage de queues métalliques sur puce ("chip") connu sous le nom de "Bonded Interconnect Pin" (ou "BIP", BIP est une marque déposée), décrit dans l'article "Next Generation Technologies", extrait de l'ouvrage "High performance packaging

ou-10-7. La teneur de cet article est incorporée dans la présente description.

. effectuer la mise à longueur des fils métalliques

fils coupés se dressant sensiblement perpendiculairement aux emplacements 5 des puces 2.

5 . enrober avec un matériau thermostable 3 du genre résine polyimide ou résine époxy au moins la face du substrat 1 portant les queues métalliques 6 ;

10 . rectifier au moins la face précitée (portant les queues métalliques 6) de préférence par meulage ou polissage selon l'épaisseur désirée de résine 3 supérieure à 0,05 mm, de manière à obtenir une bonne planéité et un bon parallélisme des faces ;

 . tracer des sillons 7 sensiblement en forme de V sur la résine 3 le long des chemins de découpe des puces 2, la profondeur des sillons 7 étant de préférence inférieure à la moitié de l'épaisseur de résine 3 rectifiée ;

15 . effectuer de manière connue une métallisation au moins sur la face dont émergent les extrémités des queues métalliques 6 par un procédé connu de photolithographie, de manière à relier les queues métalliques 6 à des plots métallisés 4 de connexion électrique.

20 Cette étape de métallisation peut être effectuée par projection ("sputtering"), électrodéposition ("electroplating") d'un revêtement de métal contenant un ou plusieurs éléments du type cuivre (Cu), nickel (Ni), or (Au) ou analogue selon une épaisseur comprise de préférence entre 5 micromètres et 150 micromètres.

25 . effectuer un contrôle électrique séquentiel ("test") des puces 2 au moyen des plots métallisés 4 ;

30 . découper suivant les chemins de découpe au fond des sillons 7, de manière à obtenir des puces individuelles 2.

Grâce au procédé selon l'invention, on obtient après métallisation des pans inclinés 9, aptes à être manipulés visuellement même après fixation de la puce selon

métallisés 4 sont de préférence de largeur comparable avec la largeur des faces planes 8 des plots 4 et inclinés par

Dans certaines applications, on prévoit de protéger la tranche 10 de la puce 2 par un revêtement 11 représenté uniquement sur la figure 5 de matière isolante et chimiquement neutre, du type silice ou résine isolante analogue, telle qu'un polyimide de préférence apte à être déposé par photolithographie ("photoimageable"), ou simplement par trempage dans un bain de résine liquide après protection au moins de la face portant les plots métallisés 4.

En référence aux figures 7 à 9, une puce est réalisée de manière analogue à la puce 2 des figures 4 à 5 et comprend des revêtements en matériau 13, des plots 14 reliés à des emplacements 15 au moyen de fils métalliques 16 terminés par des gouttes écrasées 17.

De préférence, la superficie d'un emplacement 15 est supérieure à 1600 micromètres carrés ($40 \mu\text{m} \times 40 \mu\text{m}$) et la section d'un fil 16 est de l'ordre de 400 micromètres carrés.

Dans ce deuxième mode de réalisation, les plots métallisés 14 sont déposés sur une partie des surfaces extérieures planes 18 et inclinées 19 de pattes 20 individuelles en résine ou matériau thermostable analogue. Les pattes 20 subsistent après rectification mécanique ou dépôt photolithographique aux endroits désirés : ces pattes 20 présentent l'avantage de permettre le nettoyage sous la face de la puce 12 reliée électriquement à un circuit en étant fixée sur un support.

En référence à la figure 10, un dispositif 30 comporte un revêtement 31 formant radiateur thermique, par exemple en métal, fixé sur un circuit intégré 32 formant substrat et revêtu d'un matériau 33 thermostable et électriquement isolant.

Le matériau 33 de revêtement est traversé par des

connexions électriques 34, les fils passant par des ouvertures perpendiculaires aux surfaces métallisées 34.

En référence aux figures 11 et 12, une puce 35 formant substrat est revêtu d'un matériau 36 du genre polyimide sur la face non active.

La face opposée de la puce 35 est en liaison à travers un revêtement 37 au moyen de fils 38 électriquement conducteurs avec des surfaces métallisées 39, 40, 41, 42, 43. Les fils 38 sont sensiblement perpendiculaires à la fois à la face de la puce 35 et aux surfaces métallisées 39 à 43.

Sur les surfaces 41 sensiblement rectangulaires on brase ou on colle au moyen d'une colle électriquement conductrice un composant passif comportant deux extrémités opposées 44 métallisées.

Sur la surface métallisée 43, on fixe de manière analogue une broche de connexion 45 de préférence en métal.

En référence aux figures 13A et 13B, on réalise des dispositifs à couches multiples comportant des puces 46 fixées sur au moins un support multicouches 47 sur une seule face (fig 13A) ou sur les deux faces (fig 13B).

Le support multicouches 47 est un support de type connu, par exemple en silicium (Si) en céramique (pellicules minces à pourcentage d'alumine ($Al_2 O_3$) comprise entre 96 et 99,5%), en carbure de silicium, en nitrure d'aluminium, en coccuit céramique haute température, en coccuit céramique basse température, en verre ou en céramique vitreuse à 55% d'alumine.

Ce support 47 éventuellement relié à des pattes de connexion 48, est revêtu d'un matériau thermostable 49 au moins sur une face.

Le matériau thermostable 49 est traversé par des fils métalliques 50 (par exemple en or ou en aluminium) de liaison avec d'autres puces 46, des composants de surface 51, 52, 53, 54, 55, 56, 57, 58.

extrémités métallisées aptes à être reliées électriquement aux surfaces métallisées 59 des faces extérieures.

On peut également déposer des

électrodéposées), sur le support multicouches ou entre deux couches, ce qui assure une compacité maximale des dispositifs selon l'invention et une section correspondant à la section du support 47.

REVENDECATIONS

1. Procédé de fabrication de dispositif à semi-conducteurs comportant les étapes suivantes :

5 . disposer au moins une puce (2) sur un substrat (1) en réservant sur une face accessible sensiblement plane de la puce (2) des emplacements (5) de connexion électrique;

10 . effectuer un raccordement par soudage de fils métalliques (6) sur des emplacements (5) de la puce (2) selon une direction sensiblement perpendiculaire à ladite face sensiblement plane de la puce ;

15 . effectuer sur ladite face un revêtement de matériau électriquement isolant et thermostable (3) selon une épaisseur correspondant à l'isolation électrique de la puce (2) ;

20 . effectuer une métallisation de surface sur ledit revêtement (3) par dépôt métallique et photolithographie pour définir des plots métallisés (4) reliés électriquement aux fils métalliques (6).

25 2. Procédé selon la revendication 1, dans lequel la puce (2) est réalisée sur le substrat (1), caractérisé en ce que : après l'étape de revêtement de matériau thermostable et électriquement isolant avant l'étape de métallisation, on trace un sillon (S) en forme de V sur le matériau électriquement isolant et thermostable (3) à l'emplacement des chemins de découpe des puces (2).

30 3. Procédé selon la revendication 1 ou la revendication 2, caractérisé en ce que : on effectue le revêtement de matériau électriquement isolant et thermostable (3) de manière à définir des pattes (20) à l'endroit des fils métalliques (6).

 . dispositif à semi-conducteurs comportant au moins une puce (2) sur un substrat (1) revêtu d'un matériau électriquement isolant et thermostable (3, 13), en ce que le matériau électriquement isolant et thermostable (3, 13) est revêtu d'un matériau électriquement isolant et thermostable (3, 13) de manière à définir des pattes (20) à l'endroit des fils métalliques (6).

métallisés (4, 14) et en ce que des fils (6, 16) sont sensiblement perpendiculaires à la fois auxdits emplacements (5, 15) et auxdits plots métallisés (4, 14).

5 5. Dispositif selon la revendication 4, caractérisé en ce que les plots métallisés (4) sont situés à des endroits correspondants à des pattes (20) en saillie sur la face du dispositif.

10 6. Dispositif selon la revendication 5 ou la revendication 6, caractérisé en ce que les plots métallisés (4, 14) comportent un pan incliné (9, 19) facilitant l'inspection visuelle.

7. Dispositif selon l'une des revendications 4 à 6, caractérisé en ce que la puce (2) forme le support du dispositif.

15 8. Dispositif selon l'une des revendications 4 à 6, caractérisé en ce que le support du dispositif est un circuit multicouches (47) comportant des métallisations.

20 9. Dispositif selon la revendication 8, caractérisé en ce que le support multicouches (47) est relié à au moins une puce (46), et en ce que le support est revêtu au moins du côté de la puce (46) par une épaisseur de matériau électriquement isolant et thermostable (49) correspondant à l'isolation électrique du support (47), ledit matériau électriquement isolant et thermostable (47) étant traversé
25 par au moins un fil métallique (50) de connexion.

10. Dispositif selon la revendication 8 ou la revendication 9, caractérisé en ce que le dispositif comporte au moins une résistance déposée (60) à une interface entre deux couches adjacentes.

1/3

FIG.1

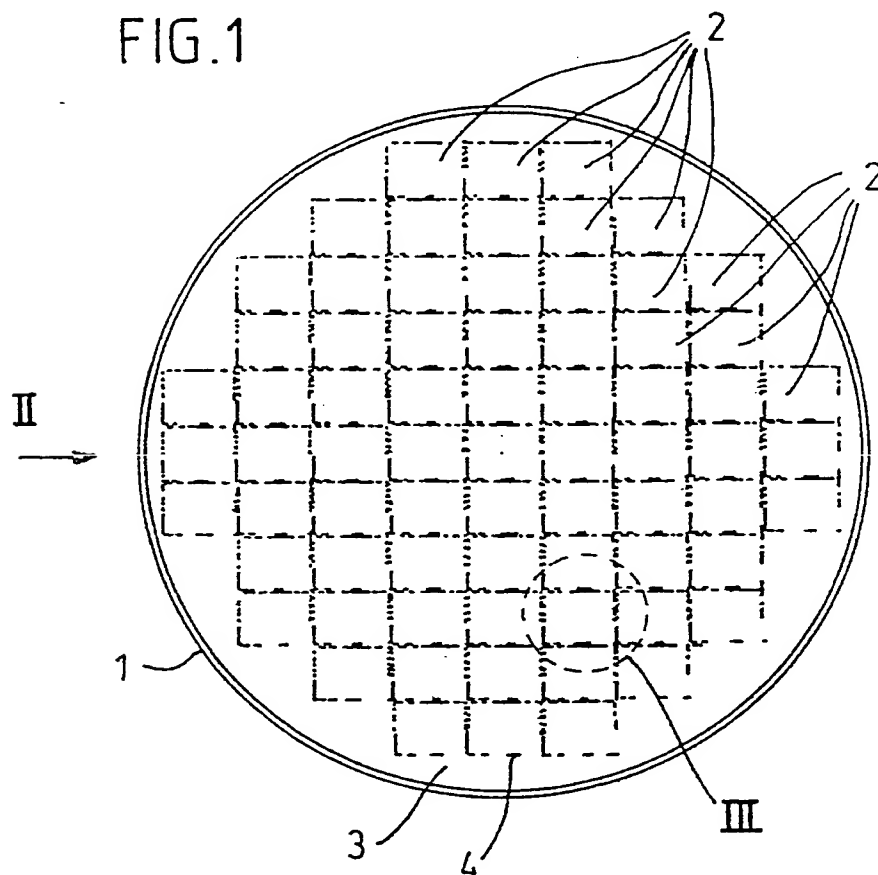


FIG. 2

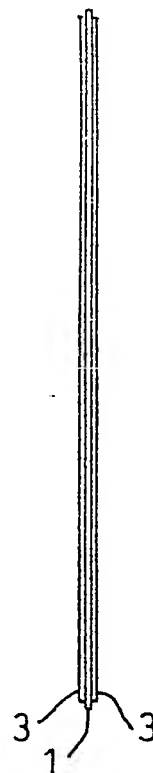


FIG. 3

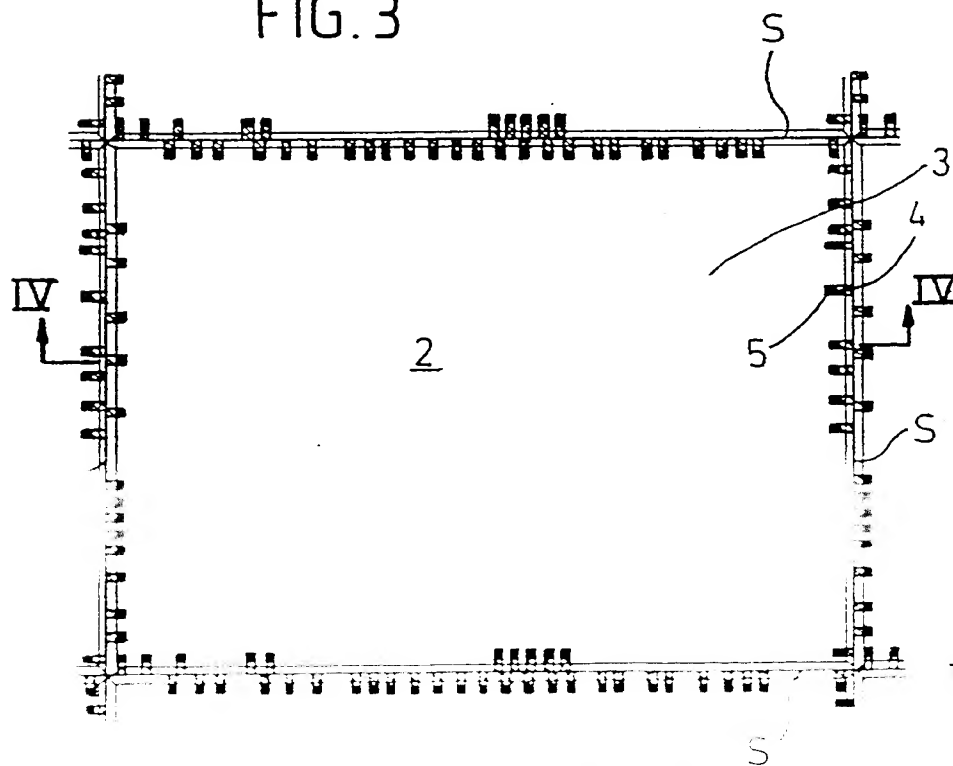


FIG.4

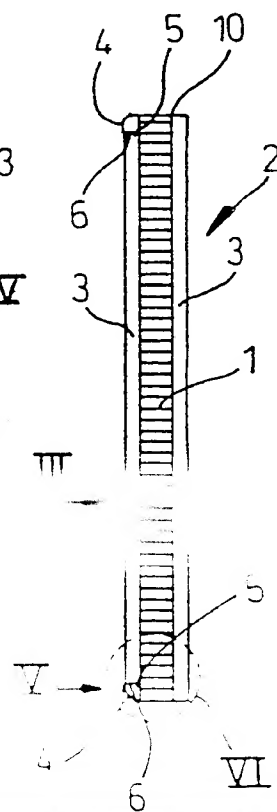
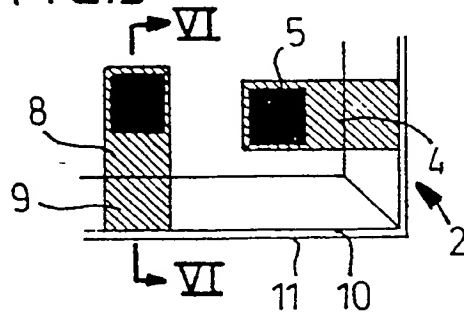


FIG. 5



2/3

IX

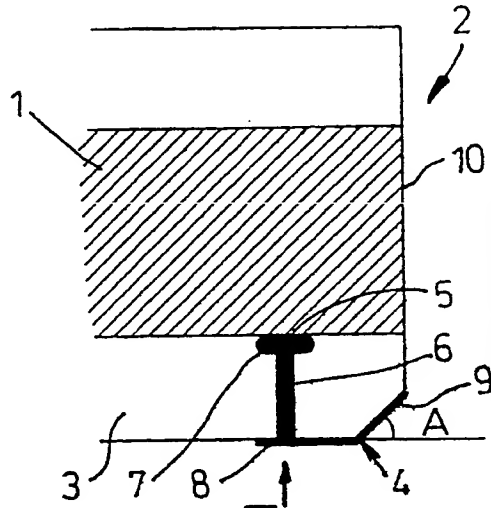


FIG. 6

FIG. 7

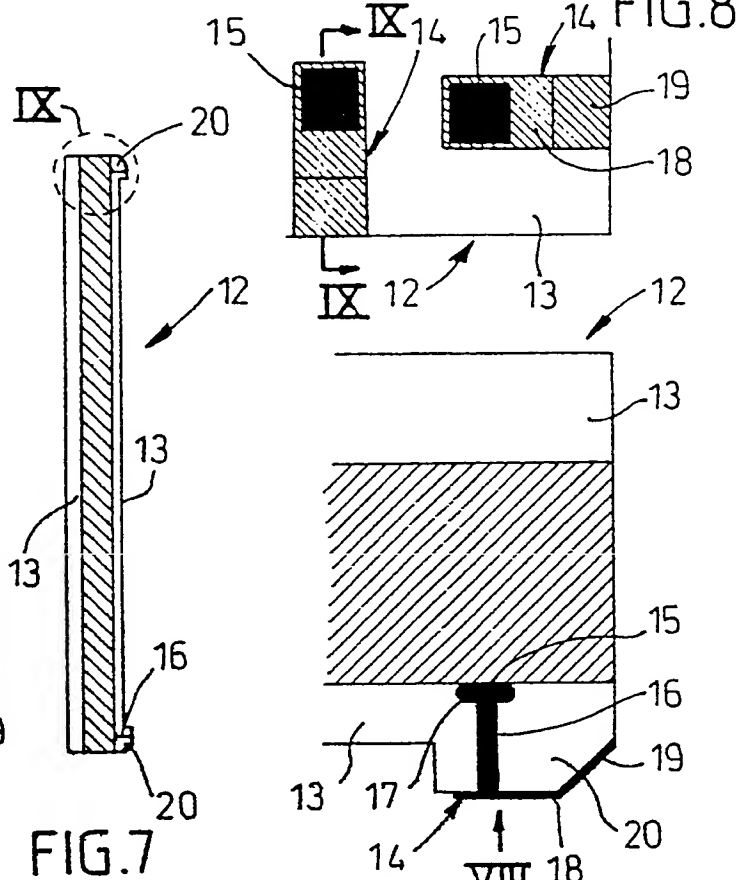


FIG. 8

FIG. 10

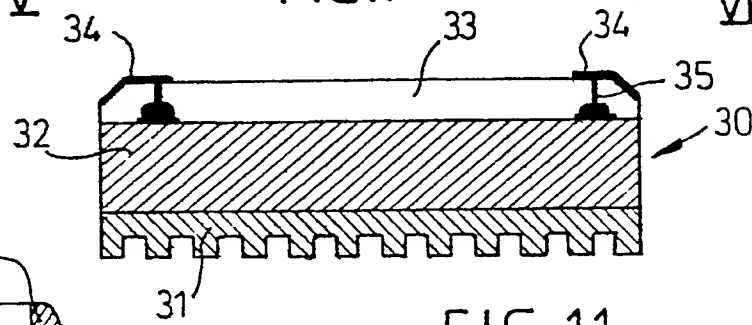


FIG. 9

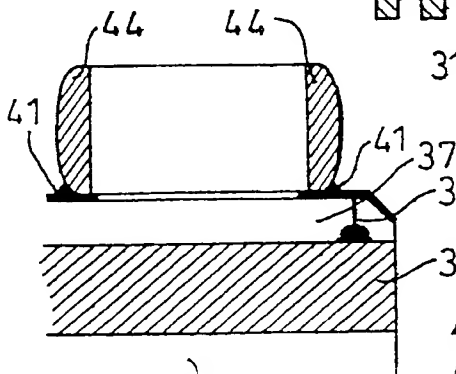
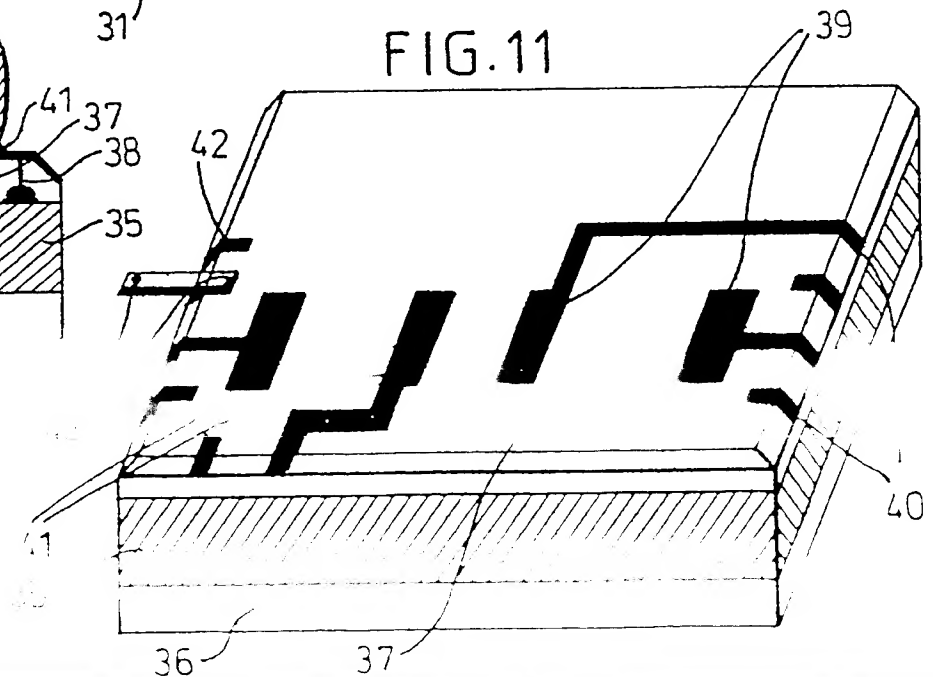


FIG. 11

FIG. 12



3/3

FIG. 13 A

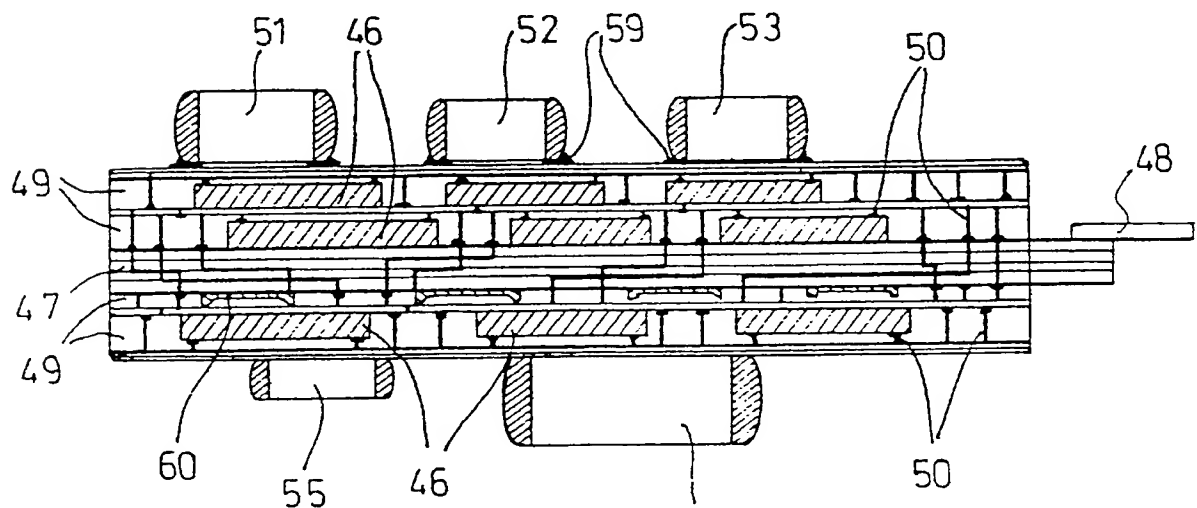
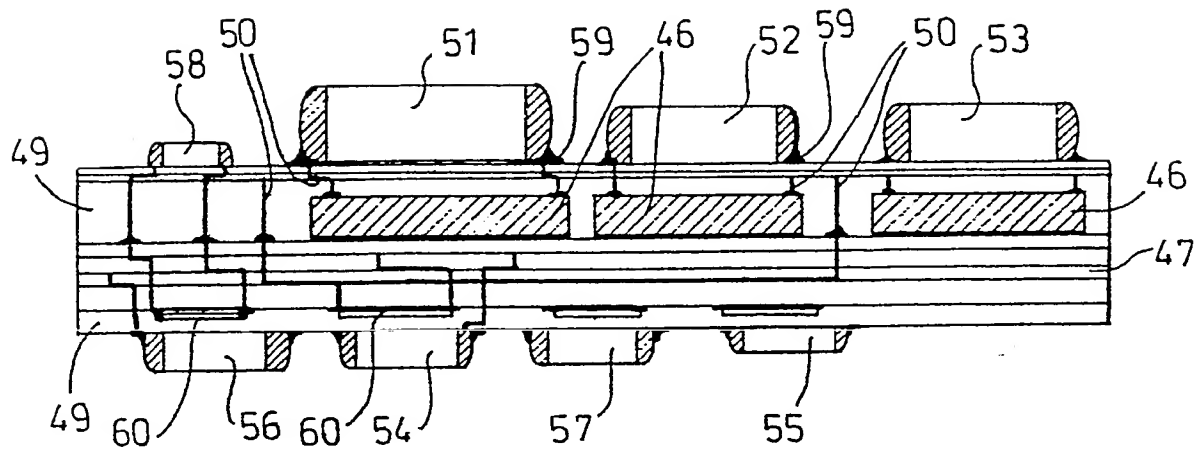


FIG. 13 B

INSTITUT NATIONAL
de la
PROPRIETE INDUSTRIELLE

RAPPORT DE RECHERCHE
établi sur la base des dernières revendications
déposées avant le commencement de la recherche

FR 9206518
FA 474241

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
A	WO-A-8 809 599 (CRAY RESEARCH INC) * page 3, ligne 1 - page 4, ligne 13; figure 5A *	1,4
A	----- PATENT ABSTRACTS OF JAPAN vol. 7, no. 186 (E-193)16 Août 1983 & JP-A-58 091 649 (TOKYO SHIBAURA DENKI KK) 31 Mai 1983 * abrégé *	1,4
A	----- EP-A-0 448 276 (AMERICAN TELEPHONE AND TELEGRAPH COMPANY) * colonne 3, ligne 18 - ligne 33 *	1,4
A	----- FR-A-2 622 741 (NEC CORPORATION) * abrégé; figure 2 *	1,4
A	----- GB-A-2 092 376 (NEC LTD) * abrégé; figure 3B *	1,4

		DOMAINES TECHNIQUES RECHERCHES (Int. CL5)
		H01L

2

Date d'achèvement de la recherche

Examinateur

DORENE C. V.

FORM 1501 G

CATÉGORIE des documents pertinents
X : particulièrement pertinent à lui seul
Y : particulièrement pertinent en combinaison avec un
autre document de la même catégorie
A : pertinent à l'encontre d'au moins une revendication
ou arrière-plan technologique général
(*) : divulgation non écrite
(*) : document international

document de brevet bénéficiant d'une date antérieure
à la date de dépôt et qui a été publié qu'à cette date
de dépôt ou qu'à une date postérieure.
D : cité dans la demande
L : cité pour d'autres raisons
* : membre de la même famille, document correspondant